

⑨ 日本国特許庁(JP)

⑩ 特許出願公開

⑫ 公開特許公報(A)

昭63-17523

⑮ Int. Cl.<sup>4</sup>

識別記号

庁内整理番号

⑬ 公開 昭和63年(1988)1月25日

H 01 L 21/30  
21/66

J-7376-5F  
7168-5F

審査請求 未請求 発明の数 1 (全15頁)

⑭ 発明の名称 電子ビーム描画装置

⑯ 特 願 昭61-161709

⑰ 出 願 昭61(1986)7月9日

⑱ 発 明 者 田 中 勝 爾 静岡県沼津市大岡2068の3 東芝機械株式会社沼津事業所内

⑲ 出 願 人 東芝機械株式会社 東京都中央区銀座4丁目2番11号

⑳ 代 理 人 弁理士 木下 実三

# 明細書

## 1. 発明の名称

電子ビーム描画装置

## 2. 特許請求の範囲

(1) 設計データに基づいてブランキング制御されたビームを試料に照射して、その試料上に所定パターンを描画する電子ビーム描画装置において、

前記試料に代えて取り付けられたマスクからの反射電子を検出してマスク上のパターンを撮像する像検出手段と、この像検出手段の出力から前記設計データに基づく設計パターンデータに対応させた撮像パターンデータを創成するための撮像パターンデータ発生手段と、該設計パターンデータと撮像パターンデータとを比較して該マスクのパターンの欠陥を検出する比較検査手段とを設け、前記電子ビームを走査しながら前記マスクの検査ができるよう構成したことを特徴とする電子ビーム描画装置。

(2) 前記特許請求の範囲第1項において、前記比較検査手段が、前記設計データに基づき2値化

された設計パターンデータを記憶するための第1記憶手段と、前記撮像パターンデータ発生手段からの撮像パターンデータに基づき2値化された撮像パターンデータを記憶するための第2記憶手段とからなり、両記憶手段に記憶された両パターンデータを比較して設計パターンに対する撮像パターンの同否を判別してマスクパターンの欠陥を検出できるよう構成されている電子ビーム描画装置。

(3) 前記特許請求の範囲第2項において、前記第1記憶手段が、複数のラッチ回路と、これに対応させた複数のシフトレジスタとを有し複數スキヤン分の設計パターンデータを記憶できるものとされている電子ビーム描画装置。

(4) 前記特許請求の範囲第2項において、前記第2記憶手段が、前記撮像パターンデータ発生手段からの撮像パターンデータをそのまま記憶するシフトレジスタと、撮像パターンデータを1ピクセル分だけシフトさせて記憶する複數のシフトレジスタとから形成されている電子ビーム描画装置。

(5) 前記特許請求の範囲第1項において、前記

比較検査手段が、前記設計データに基づく2値化された設計パターンデータと前記画像検出手段の感度特性データとを重畳させて設計多値パターンデータを発生させる多値パターンデータ発生ユニットと、前記画像パターンデータ発生手段からの画像多値パターンデータを記憶するイメージメモリと、多値パターンデータ発生ユニットとイメージメモリからの両多値パターンデータとを比較する比較器とを含み、この比較器での差分値が所定のスレッシュホールド値を越えた場合に欠陥と判断できるように形成されている電子ビーム描画装置。

(6) 前記特許請求の範囲第1項において、前記比較検査手段が、前記設計データに基づく2値化された設計パターンデータと前記画像検出手段の感度特性データとを重畳させて設計多値パターンデータを発生させる多値パターンデータ発生ユニットと、この多値パターンデータ発生ユニットからの設計パターンデータをシリアルに読出しアナログ信号に変換するD/A変換器と、このD/A変換器からのアナログ信号と前記画像パターンデー

タ発生手段からの画像シリアルパターンデータのアナログ信号とを減算するアナログ減算器と、このアナログ減算器の出力の絶対値が所定のスレッシュホールド値を越えた場合に欠陥と判断する比較器とから形成されている電子ビーム描画装置。

### 3. 発明の詳細な説明

#### (産業上の利用分野)

本発明は、電子ビームをブランキング制御して試料上に所定パターンを描画する電子ビーム描画装置に係り、描画作業のための主要機能を利用して検査作業をできるようにした新規な電子ビーム描画装置に関する。

#### (背景技術とその問題点)

LSI等の半導体集積回路を大量生産する方法としてウェハ上に回路パターンを光学的に転写するいわゆる光学的転写方法が知られ、これを実施するためにフォトリソグラフィやレチクル(以下、両者を併せてマスクという。)が利用されている。

かかるマスクの製造装置の1つとして、微細なパターンを迅速かつ高精度で描画できる特徴を有

する電子ビーム走査型描画装置が広く普及している。一方、マスクの品質がLSI等の品質を決定することになるから、マスク製造装置が上記電子ビーム走査型描画装置であるか否かにかかわらず描画されたマスク上のパターンを検査している。

ここに、従来の電子ビーム走査型描画装置は、電子銃から射出されたビームをブランキング制御するとともに偏向制御して感光剤塗布ガラス板等である試料上に入力されたソースデータに基づく所定のパターンを描画できるように構成されていた。

一方、描画された試料を現像、エッチング等処理して形成されたマスクを検査するための従来の検査装置としては、ダイ比較方式検査装置、データベース比較方式検査装置あるいは走査方式電子顕微鏡が一般的に利用されていた。

しかしながら、上記従来の電子ビーム走査型描画装置および検査装置によってマスクを製造していたのでは以下のような問題点があった。

①ダイ比較方式検査装置は、マスク上で隣接するダイのパターンを2つの光学系で同時に撮像し

つつ、そのビデオ信号を比較して不一致部分をもって欠陥と判定するものであるから、共通の欠陥は検出できないという致命的欠点がある。データベース比較方式検査装置は光学的に撮像したマスクパターンと当該設計データとを光学的に比較するものであるから比較形態により精度が異なるという欠点がある。さらに両者とも光学的に撮像する方式なのでレンズ等製作上の問題を含む光学的限界(波長、焦点深度等)のために最小検出可能な欠陥サイズは前者の場合には0.2 $\mu$ m程度、後者の場合には0.3 $\mu$ m程度が限界であった。

さらに、走査型電子顕微鏡を応用した検査装置が提案されているが、この型は経済的負担が過大となるという問題があった。

②このように、従来の検査装置では、ますます高精度化する描画装置の0.1 $\mu$ m以下の描画パターンを検査できないという欠点を有する他、検査装置は描画装置と別個独立のものとされていたからマスク製造全体を考えるとときには極めて生産能率の悪いものとなっていた。当然に設備経済増

大、設置スペース拡大という問題も有していた。

④同様に、検査装置は描画装置と別個の構成とされていたから、装置固有のマシンデータが異なればソースデータまたは中間フォーマットデータからマシンデータに変換する手順、方式が相違することになるのでそのデータ準備作業時間が長大となるばかりかデータ誤認を生じさせ精度保障に困難性をもたらせるという問題があった。

しかも、各装置に適合させてマスクを取り付けるという一見単純な作業がその微細パターンの位置合せを必須とすることから相当熟練を要し、この点からも精度上、経済上、運用上の問題を含んでいた。

#### (発明の目的)

本発明は、描画作業用の機能を有効利用して迅速かつ高精度の検査をできるようにした電子ビーム描画装置を提供することを目的とする。

#### (問題点を解決するための手段および作用)

本発明は、上記従来の問題点が描画装置と検査装置とが別個独立の構成とされていることに起因

していたと若目し、全体製造工程をもってマスクの高品質が保障できるという基本原則に則り、描画作業と検査作業とを選択的に行なえるよう構成し従来問題点を除去しようとするものである。

これがため、設計データに基づいてブランキング制御されたビームを試料に照射して、その試料上に所定パターンを描画する電子ビーム描画装置において、

前記試料に代えて取り付けられたマスクからの反射電子を検出してマスク上のパターンを撮像する像検出手段と、この像検出手段の出力から前記設計データに基づく設計パターンデータに対応させた撮像パターンデータを創成するための撮像パターンデータ発生手段と、該設計パターンデータと撮像パターンデータとを比較して該マスクのパターンの欠陥を検出する比較検査手段とを設け、電子ビームを走査しながら前記マスクの検査ができるよう構成し前記目的を達成するのである。

従って、設計データに基づいてブランキング制御されたビームを試料に照射して、この試料上に

所定パターンを描画できるとともに、描画された試料を装置から取り外しエッチング等の所定処理を施して製作したマスクを再び装置に取り付けて検査作業に切り換えて運転すれば、描画作業と同様にビームを走査しつつ、比較検査手段が像検出手段からの検出反射電子に基づいた撮像パターンデータ発生手段からの撮像パターンデータと前記設計データに基づく設計パターンデータとを比較してマスクに描画されたパターンの欠陥を検出することができる。このように、描画作業におけるビーム偏向手段等をそのまま利用して迅速かつ高精度なマスクの検査をすることができる。

#### (実施例)

本発明に係る電子ビーム描画装置の実施例を図面を参照しながら詳細に説明する。

#### (第1実施例)

第1実施例は第1図ないし第10図に示され、電子ビーム描画装置は、試料上に電子ビームを走査(スキャン)させつつ描画および検査する装置本体200と、ソースデータである設計データ

を記憶する外部記憶手段40、ソースデータをマシンデータに変換するとともに装置本体200を制御するための指令等を行うCPU50、CPU50と装置本体200との具体的整合を行うインターフェースを形成するビット変換ユニット70等の各ユニット60、62、64、80、90、100とから構成されている制御部300と、に大別構成されている。

以下、構成要素を区々して説明する。

装置本体200は、上記インターフェースを介しCPU50で駆動制御されるもので密封形態のフレーム1で形成された真空室2内にテーブル駆動手段10、測長システム20および電子光学系30を配設してなる。テーブル駆動手段10は、描画または検査すべき試料5をXおよびY軸方向に移動するもので、Xレール11に摺動自在とされたXテーブル12とこのXテーブル12に配設されたYレール15に摺動自在とされたYテーブル16を含み、Xテーブル12は室外のXモータ13によってX軸方向に、またYテーブル16は

室外のYモータ17によってY軸方向に移動されるよう形成されている。従って、CPU50からの指令に基づき、テーブル制御ユニット64を介し試料5はXおよびY方向に移動される。また、測長システム20は、Yテーブル16上に固定されX反射ミラー23と、このX反射ミラー23に向けてレーザ光を照射するための光源を含みX反射ミラー23からの反射光を受けてこれと基準光とを干渉することによってXテーブル12の移動変位ないし現在値を検出するレーザ干渉計とから形成されている。なお、Y位置検出についても同様である(図示省略)。さらに、電子光学系30はフレーム1の上部に設けられた電子銃3から射出された電子ビーム4を試料5上に所定のビーム径をもって所定の位置に照射できるようにビームコントロールするための第1コンデンサレンズ31と第2コンデンサレンズ32と対物レンズ33とをこの順で上方から下方側に配置させて形成されている。電子銃3は電子を放出するカソードとビームを加速するアノードとからなる。また、第1

コンデンサレンズ31と第2コンデンサレンズ32との間にはブランキング制御するためのブランキング電極35およびアパーチャ36が設けられ、第2コンデンサレンズ32と対物レンズ33との間にはビームをX軸方向に偏向させるための偏向電極37が設けられている。

偏向電極37は印加する電圧を制御して試料5上に照射するビーム位置を移動させるものである。偏向電極37と対峙するY軸方向用の偏向電極は図示省略している。

Yテーブル16の上方側に設けられた像検出手段である反射電子検出器39は試料5からの反射電子を検出し画像パターンデータ発生手段を形成する校正ユニット90にその情報を出力するためのものである。

なお、真空室2内を所定圧力に維持するための真空排気制御手段および試料5の搬出入等のためのオートロード制御手段は図示・説明を省略する。一方、制御部300の外部記憶手段40は、設計データすなわちソースデータを入力する磁気テ-

プ装置41とこの磁気テープ装置41から入力したソースデータを変換して装置本体200の固有的データであるマシンデータをCPU50から読み出し描画または検査待ちデータとして記憶する磁気ディスク装置42とから形成されている。

主メモリを含む、CPU50は、高速なDMAバス52とI/Oバス53とを介し外部記憶手段40とビット変換ユニット70等を含むインターフェースと連結され、ソースデータをマシンデータに変換するいわゆるデータ準備機能、制御・駆動機能等を有し本装置を集中的に制御する。45はコンソールで描画・検査モード切換等を行うためのものである。

ここに、インターフェースは第1図に見られるように各ユニット60、70、80、100、90、62、64とからなり、CPU50から発せられるマクロ命令を解釈して装置本体200の各部10、30等を制御するためのものである。従って、各ユニット60、70等の他必要なデジタル回路、アナログ回路、ドライバ等を含むもので

ある。

さて、電子光学系調整ユニット60は、テーブル駆動手段10、測長システム20、偏向制御ユニット80、反射電子量を検出する反射電子検出器39、校正ユニット90等と協働して電子光学系30の調整を行うものである。電子光学系30の調整とは径路アライメント、ビーム電流、ビーム径、ビーム非点(非点調整用コイルは図示省略)等調整をいい、好適な描画、検査を行なえるようするものである。従って、描画等条件を変更したとき、あるいは経時的変化等を補正するために一定時間間隔毎に自動的に行う。具体的には、Yテーブル16に固定されたマーク19からの反射電子量を反射電子検出器39で検出しつつ、第1コンデンサレンズ等31、32、33を調整して行う。また、ビーム偏向感度を求めるためにCPU50から偏向制御ユニット80に所定の制御量を与えつつ、それによって実際にビームが移動した距離をマーク19、測長システム20等から確認する。従って、電子光学系調整ユニット60

は通常の描画作業、検査作業中には原則として使用しない。

次に、ビット変換ユニット70は、磁気テープ装置41から設計データ(CADデータ等)として入力されCPU50で幾何学的圧縮データである中間フォーマットとするフォーマット変換を介してマシンデータと改変されかつ磁気ディスク装置42にストアされているパターンデータ(マシンデータ)をブランキング制御するに適切なビットパターンデータに変換するもので、特に、本実施例では描画作業とともに検査作業をも選択できるようパラレルな読出しをも可能なよう形成されている。

すなわち、この実施例の電子ビーム描画装置では装置固有のマシンデータを第3図(A)に示す上辺および下辺が平行な台形の図形表現方式と定めている。一方、ソースデータである設計データは、例えば同(B)に示す矩形を、中心座標を(X, Y)としたときに $\theta$ ,  $h$ ,  $l$ とで規定されている。そこで、設計データを一気にマシンデー

タと変換することは実用上至望であるから、一旦第3図(C)に示すように格子(セル)で区画してソースデータである設計データを分割しその後に変換している。

具体的には、第3図(C)のセルC<sub>00</sub>は第3図(A)に示した台形パターンにおいて $\Delta X_1 = 0$ ,  $\Delta X_2 = 0$ と指定することによって $h \times l$ 、としてマシンデータに変換される。なお、セルは1024×1024アドレスユニットである。

ここに、ビット変換ユニット70は、第2図に見られるようにCPU50を介し磁気ディスク装置42から転送された1セル分のデータを1ブロック単位として記憶するデータメモリ71と、このデータメモリ71に記憶された例えば、第4図(A)のパターンデータを読み出して同(B)に示すビットパターンに変換するビットパターン発生器72と、変換されたビットパターンを1セル分づつ記憶する4つのパターンメモリ73(73a, 73b, 73c, 73d)と、Yテーブル16が移動して描画開始位置P<sub>0</sub>に達したときにス

キャン制御ユニット62から出力されるタイミング信号を受けたときにパターンメモリ73からその内容を第4図(B)の矢印X方向に読み出してドライバ75を経てブランキング電極35に2値化されたシリアルパターンデータであるブランキング信号を送出するための読出しユニット74から形成されている。また、読出しユニット74は検査作業のためにCPU50からの検査モードコマンドがあるときには、後記比較検査ユニット100へパラレルにデータを送出することもできるよう形成されている。

偏向制御ユニット80は、第5図(A)に示すようにCPU50から指令される偏向幅相当デジタル信号をアナログ信号に変換する偏向用D/A変換器81と、変換された信号を積分し鋸刃状波形信号を発生させる積分器83と、同様にCPU50の指令される偏向開始位置相当デジタル信号をアナログ信号に変換する偏向開始位置用D/A変換器82と、積分器83および偏向開始位置用D/A変換器82の両アナログ信号を加算してブ

ランキング電極35へ偏向制御信号を出力するための加算器85とを含み形成されている。なお、第1図に示される上記偏向電極37はX偏向用であり、Y偏向用の偏向電極を図示省略しているがこの偏向制御ユニット80は第5図に示した加算器85等々の2系列を設け形成されている。

なお、偏向制御はスキャン(走査)制御と同期する必要があるので、スキャン制御ユニット62から出力されるタイミング信号(第6図(A)参照)によって同(C)に示す如く第5図に見られるスイッチ84を短絡させて積分器83をリセットするよう形成されている。

また、偏向制御ユニット80は、テーブル12, 16移動時の水平方向の蛇行や振動をリアルタイムで検出した測長システム20からの信号を受けてパターン位置の変動を補正する機能をも備えている。従って、描画および検査の精度を一層向上させることができる。また、Yテーブル16の上下動検出センサ(図示省略)からの信号を受けてそれによるスキャン幅の変動を補正もできるよう

形成されている。

また、校正ユニット90は、上記の通り電子光学系調整ユニット60と関連させて電子光学系30を描画条件あるいは検査条件に適合させるべく、そのフィードバック信号を生成するもので、第7図に示すようにCPU50からのゲイン調整値およびバイアス値で反射電子検出器39の出力信号を波形整形するゲイン調整用D/A変換器92、バイアス用D/A変換器93および加算器94を含み、CPU50へ読取容易とする多値データであるデジタル信号を出力するためのA/D変換器95を設け形成されている。これも上記から明らか通り描画作業中は使用せず、電子光学系30の各パラメータを自動校正する際に使用されるものである。

なお、後記の比較検査ユニット100との関係では、撮像パターンデータ発生手段を形成するものであるから加算器94からはアナログ信号を出力できるよう形成されている。

スキャン制御ユニット62は、測長システム2

0（第1図においてはY軸方向の測長システムは図示省略している）からXテーブル12およびYテーブル16の移動に伴って発生されるアップ/ダウンスキャン信号をカウントして両テーブル12、16の現在値を求めCPU50がいつでも読み取れるようするとともにCPU50から指令されるスキャン開始位置P<sub>1</sub>、スキャンピッチP、スキャン本数等の指令信号を受けて、スキャン開始位置P<sub>1</sub>に達するとビット変換ユニット70、偏向制御ユニット80にタイミング信号を送出でき、かつ指定された走査本数が完了するとこれを停止するよう形成されている。ここに、本装置の描画方法は第8図に示すようにX偏向電極37によって電子ビームをX軸方向に走査しつつYテーブル16をY軸方向に連続移動させるとともにXテーブル12を間歇的に移動させて第8図の点線で示したように帯状の領域毎にジグザグ走行させながら実線の方向に順次行われるものとされている。

また、テーブル制御ユニット64は、CPU50からの速度、方向および移動距離指定に基づき、

内蔵したドライバ（図示省略）を介しモータ13、17を駆動させてXおよびYテーブル12、16を制御するものである。

ここに、電子光学系調整ユニット60、校正ユニット90によって描画条件に適合させるよう電子光学系30を校正し、ビット変換ユニット70、偏向制御ユニット80、スキャン制御ユニット62およびテーブル制御ユニット64へCPU50から所定の手順で指令信号を与え装置本体200を駆動制御すれば、磁気テープ装置41にセットした設計データに基づく所定パターンをYテーブル16上に取り付けた試料5上に描画することができる。

さて、本発明の特征的部分である検査作業を可能とする比較検査手段である比較検査ユニット100は第9図に示すように構成されている。

すなわち、描画後に現像、エッチング等を実施してパターン形成されたマスクをYテーブル16上に前記試料5の場合と同様に位置出し取り付けしおく、そしてYテーブル16が移動を開始する

直前にスキャン制御ユニット62から出力されるロードクロックLC1と第1回目の走査（スキャン）時にマスクからの反射電子を像検出手段たる反射電子検出器39で検出した後に発生されるロードクロックLC2とを入力とするORゲート105に接続された3つのラッチ回路103（103a、103b、103c）、各ラッチ回路でラッチしたパラレルパターンデータ等を記憶する3つのシフトレジスタ104（104a、104b、104c）、撮像パターンデータ発生手段たる校正ユニット90からのアナログ信号をコンパレータ108によってデジタル信号とされた画像データを記憶するシフトレジスタ107、このシフトレジスタ107の記憶内容を所定処理した後にロードクロックLC2が入力される毎に記憶する3つのシフトレジスタ106（106a、106b、106c）、各シフトレジスタ104a、104b、104cの記憶内容と各シフトレジスタ106a、106b、106cの記憶内容とを総当り的に比較判断する9つのイクスクルーシブORゲ

ート(E<sub>v</sub>-ORゲート)109a~jからなる比較回路110および上記ラッチ回路103aに、1回目のロードクロック信号LC1が発生した後はハイレベルに維持されるデータ選択信号SELによって周辺データ(設計データが定義している領域の周辺データでオール"0"または"1"とする。)またはビット変換ユニット70からのパラレルパターンデータを入力させるためのセレクト101とから形成されている。ここに、ラッチ回路103a、b、cと、シフトレジスタ104a、b、cとから第1記憶手段が形成され、シフトレジスタ106a、b、c、107が第2記憶手段を構成する。

ロードクロックLC1は、Yテーブル16が移動開始前に3個発せられるもので、1個目のときはデータ選択信号SELが"0"となっているからラッチ回路103aにはセレクト101を介して周辺データがロードされる。また、2個目以後は信号SELは"1"に保持され、ラッチ回路103aにはセレクト101を介しビット変換ユニ

ット70からのパラレルパターンデータがロードされる。従って、3個目が発せられたときにはラッチ回路103c、ラッチ回路103bおよびラッチ回路103aには周辺データ、第1スキャン分のビットパターン、および第2スキャン分のビットパターンがロードされることになる。

その後、Yテーブル16が移動してスキャン開始位置P。(第8図参照)に到達するとシフトクロックSC1が発せられることによって校正ユニット90が出力するアナログ信号をコンパレータ108で2値化したデジタル信号をシフトレジスタ107にロードする。もとより信号SC1はスキャン制御ユニット62から発せられるタミング信号を基準として偏向制御ユニット80が行うビームスキャンに同期するものである。

このようにして、シフトレジスタ107にロードされたマスクの画像データは校正ユニット90からのパラレルパターンデータより左右に各々1ピクセル(1ビット)余分な隣接部を含むよう形成されている。

次いで、第1スキャンの画像が完了するとロードクロックLC2が1個発せられる。これにより、シフトレジスタ104c、104b、104aには、それぞれ対応するラッチ回路103c、103b、103aにロードされていた周辺データ、第1スキャン分のパターンデータ、第2のスキャン分のパターンデータがロードされる。とともにシフトレジスタ107の画像データもシフトレジスタ106a、106b、106cに同時にロードされる。この場合、シフトレジスタ106cには右に1ピクセル(1ビット)だけシフトした内容がロードされ、シフトレジスタ106aには左に1ピクセル(1ビット)だけシフトした内容がロードされ、かつシフトレジスタ106bにはシフトレジスタ107の内容がそのままロードされるよう各シフトレジスタ106a、b、cと107とが接続されている。

そして、第2スキャン以後の画像データをシフトレジスタ107にロードするときには、もはやロードクロックLC1、LC2とは関与しないの

で、信号SC1とSC2とは同時に作動するようにされている。

従って、シフトレジスタ104a、104b、104cとシフトレジスタ106a、106b、106cの各出力は9個のE<sub>v</sub>-ORゲート109a~jで総当りで比較される。

なお、この9個のE<sub>v</sub>-ORゲート109a~jからなる比較回路110は、XおよびY方向についてそれぞれ±1ピクセルの位置づれを許容して比較するよう形成されている。これによりフライメントの誤差が比較判断を混乱させるという不都合が回避され確実な検査ができるわけである。

また、比較回路110すなわち各E<sub>v</sub>-ORゲート109の出力処理は図示省略したが欠陥判断を次のように行うよう形成されている。①それぞれの出力を一旦シフトレジスタ(図示省略)にロードするが"1"(対比データが不一致)となったピクセルの数のみをカウントする。②カウント値が最も少ないもののシフトレジスタの内容をメモリマップ(図示省略)に記憶する。③メモリマ

ップを検査し、"1"が縦、横または45°方向に2ピクセル以上連続している場合を欠陥と判定する。

このように、本実施例の電子ビーム描画装置は、描画作業を行うための構成要素に比較検査ユニット100を有機的に設け、その校正ユニット90から撮像データであるパターンデータと、ビット変換ユニット80からの設計データ(ソースデータ)に基づくパターンデータとをスキャン制御ユニット62からのスキャンタイミング信号とテーブル12、16の位置データとを巧みに利用して比較しつつその欠陥の有無を判定できるよう構成したのである。

なお、品質管理等運用上の便宜から上記検査作業によって判定した欠陥パターンを目視可能とするモニタや磁気ディスク装置42に記憶させその座標サイズを求めて外部機器に出力する機能、さらには検査完了後に、テーブル12、16を再移動させつつ欠陥パターンの座標に位置決めしてSEM像を出力できる機能等をも備えている。

ディスク装置42に描画待ちデータとして待機されていた中間フォーマットデータをビット変換ユニット70でビットパターンに変化しつつブランキング信号であるビットシリアルデータを出力させブランキング電極35を制御して行う。

ブランキング電極35へのブランキング信号が"0"の場合には電子銃3からのビームが試料5上に照射され、ブランキング信号が"1"の場合にはアパーチャ36に阻止される。従って、スキャン制御ユニット62、テーブル制御ユニット64とを協働させ第8図で示すようにYテーブル16を移動させつつ偏向制御ユニット80によって一列目のX走査を行い、この一列目が完了したときにはXテーブル12を二列目の位置に移動させ、Yテーブル16を逆方向に移動し、図で点線で示すようにジグザグに試料5の所定領域に所定のパターンを描画することができる。

#### (マスク形成)

描画作業完了後、描画された試料5をYテーブル16から取り外し、別個の装置によって試料5

次に、第1実施例の作用について説明する。

#### (描画作業)

まず、描画作業条件に適応させて電子光学系30の調整を行う。これは、電子光学系調整ユニット60を作動させるとともにYテーブル16上に固定されたマーク19からの反射電子量を検出した反射電子検出器39からのフィードバック信号を受けた校正ユニット90、CPU50を介し、第1および第2コンデンサレンズ31、32、対物レンズ33を制御して行う。これにより、描画作業条件に応じたビーム径、ビーム電流、ビーム径路アライメント、ビーム非点等が確立される。また、CPU50から偏向制御ユニット80へ所定の制御量を与えて、テーブル駆動手段10、測長システム20、校正ユニット90等の協働の下にビーム偏向感度調整を行う。

次いで、Yテーブル16上に描画対象物である試料5をロードする。

描画作業は、磁気テープ装置41からの設計データをCPU50でフォーマット変換し、磁気デ

を現像し、エッチングを行う等所定の公知手順によってマスクを形成する。

このようにして製造したマスクまたは別個の描画装置で製造したマスクをYテーブル16上の所定位置にセットする。

#### (検査作業)

検査作業においても、描画作業の場合と同様に調整作業を行う。調整作業は描画作業の場合とはほぼ同じであるが、特に、撮像パターンデータ発生手段である校正ユニット90のゲイン調整用D/A変換器92、バイアス用D/A変換器93によって、パターンの有る部分と無い部分とのコントラストと当該信号レベルとの関係を検査に必要とされている範囲内にゲイン調整、バイアス調整とし設定することが含まれる。

次いで、先の設計データ(別個装置で描画して製造されたマスクの場合には、当該マスクに相応した設計データを磁気テープ装置41にセットする。)に基づきビット変換ユニット70、偏向制御ユニット80、スキャン制御ユニット62およ

びテーブル制御ユニット64を協働させて描画作業の場合と同様な手順によりマスク上に区画されたパターンをスキャンする。

ここで、ビット変換ユニット70の読出しユニット74からはドライバ75を介しブランキング電極35へはビーム走査時は“0”フライバック時は“1”となる信号を与え、比較検討ユニット100には読出しユニット74からパラレルパターンデータが入力される(セレクト101に入力される)。さらに、比較検査ユニット100のセレクト101には周辺データが入力され、シフトレジスタ107には撮像データとしてのアナログデータが校正ユニット90からコンパレータ108を介しデジタル信号として入力される。

これを手順を追って詳説すると、

(1) Yテーブル16が移動開始前すなわち検査作業開始前にスキャン制御ユニット62からロードクロックLC1が3個発せられる。1回目のパルスではデータ選択信号SELが“0”になっているから周辺データがセレクト101を介しラ

ッチ回路103aにロードする。つまり、描画範囲の外周のデータをセットするものであるから周辺データは全桁“0”または“1”である。

なお、2回目以後では信号SELは“1”となり、セレクト101を介しビット変換ユニット70からのパラレルパターンデータをロードするよう作用する。このようにして3回目のロードクロックLC1が出力されたときには、ラッチ回路103a、103b、103cには第2スキャン分のパラレルパターンデータ、第1スキャン分のパラレルデータ、周辺データがラッチされる。

(2) このデータセットが終了するころに移動させつつあったYテーブル16がスキャン開始位置P<sub>1</sub>(第8図)に到達すると偏向制御ユニット80が行うビームスキャンに同期させるスキャン制御ユニット62のタイミング信号を基準としたシフトクロックSC1が発せられシフトレジスタ107にはコンパレータ108で2値化した撮像データが校正ユニット90からロードされる。

この場合、シフトレジスタ107には、撮像デ

ータはビット変換ユニット70からのパラレルパターンデータよりも左右にそれぞれ1ピクセル

(1ビット)余分に隣接部を含んでいる。後記するように設計データと撮像データとをマトリックス状に比較判断するためのものである。

(3) 第1スキャンによって撮像が完了するとロードクロックLC2が1個発生する。これによりORゲート105を介しシフトレジスタ104a、104b、104cには対応するラッチ回路103a、103b、103cから第2スキャン分、第1スキャン分の設計データと周辺データとがパラレルロードされる。

一方、シフトレジスタ107にロードされた撮像データもシフトレジスタ106a、106b、106cにパラレルロードされる。シフトレジスタ106aには左に1ピクセルだけシフトされ、シフトレジスタ106cには右に1ピクセルだけシフトされ、シフトレジスタ106bにはシフトレジスタ107の内容がそのままロードされる。

次に、第2スキャンが完了した以降はスキャン

信号SC<sub>1</sub>、SC<sub>2</sub>が同時に作動し、以下、順次設計データとマスクからの撮像データが各3つのシフトレジスタ104a、104b、104cと106a、106b、106cにロードされる。そしてビット変換ユニット70から最終スキャンのパターンデータをロードした後で、SELが“0”に戻り、周辺データを1スキャン分追加する。

(4) 比較回路110では、9個のE<sub>1</sub>-ORゲート109a〜iで各シフトレジスタ104a〜c、106a〜cの記憶データを総当たりで比較する。各E<sub>1</sub>-ORゲート109の出力は対応するシフトレジスタ(図示省略)に一旦ロードするとともに対応するカウンタ(図示省略)で“1”(不一致)をカウントする。ここに、比較回路110では、1ピクセルのずれは無視して測定しているから、本描画装置が描画精度1ピクセル以下とする数値的基準に則って比較することになる。従って、E<sub>1</sub>-ORゲート109で“1”と判断される場合には設計データに対し描

画されたマスクのパターンが一致しないことを意味する。

そこで、上記各カウンタの最も少ないカウント値を示す上記シフトレジスタの内容をメモリマップに記憶する。

(5) かくして、メモリマップを検査し、1°が縦、横または斜め(45°)方向に2ピクセル以上連続している場合には、先にシフトレジスタ106a、106cで1ピクセルづらせた技術的便宜を越えたものとなっているので欠陥と判断するのである。

また、この欠陥判断は図示省略のモニタ・プリンタ等により目視確認できかつデータ記録することができる。

従って、この実施例によれば、描画装置と比較検査ユニット100を付加させるだけで描画作業を行うための電子光学系調整ユニット60、ビット変換ユニット70、偏向制御ユニット80、スキャン制御ユニット62、テーブル制御ユニット64をそのまま有効に利用するとともに常時は不

使用の校正ユニット90とを巧みに利用することによって検査作業ができる。このことは、描画装置と検査装置とを各1台ずつ設備する必要がないから経済上、設置スペース上、運転上ともに優れた実用的価値を有するものとなる。

また、検査作業は、電子ビーム描画装置の電子光学系30をそのまま利用できるもので、前記従来の光学的検査装置に比較して光学的誤差が排除できる。従って、従来の光学的検査装置における解像能力よりも高い能力を発揮することができる。0.1μm以下の欠陥も検出できる。ここに高精度の電子ビーム描画装置の実効が保障されるということになる。

また、CPU50のデータフォーマット変換等のデータ準備作業プログラムやビット変換ユニット70、偏向制御ユニット80等による走査機能をそのまま利用できるからデータ形式を描画作業と検査作業毎に変更する必要がなく、設計データをそのまま利用することができる。

これは、設計データの作成ミスを回避できると

ともにその膨大な作業時間を排斥できるので結果として迅速かつ高精度でマスクを製造することができる。

さらに、比較検査ユニット100は、周辺データを初期条件設定データとして複製のスキャン分のパラレルデータと、校正ユニット90から導出した撮像データから左右(スキャン方向)に1ピクセルだけづらせたパラレルパターンデータを創成し、かつ比較回路110では、当該描画作業に定められた分解能に適合させる最大誤差(この実施例では1ピクセル以下)を許容しながら欠陥判断できるよう構成されているので、極めて実用的な検査作業を実行することができる。

#### (第2実施例)

第2実施例は比較検査ユニット100を前記第1実施例の場合と異なるものとしたものである。従って、第1実施例の場合と同一の構成要素については説明を省略するものとする。

さて、第2実施例の比較検査ユニット100は、第10図に示すように、CPU50から入力され

た反射電子検出器39の感度特性データをメモリする感度特性データメモリ112と、この感度特性データメモリ112に記憶されたデータとビット変換器70からのパラレルパターンデータとを重ねさせて多値パターンデータを発生させる多値パターンデータ発生ユニット111と、校正ユニット90からの撮像データであるデジタル多値データを記憶するイメージメモリ115と、多値パターンデータ発生ユニット111とイメージメモリ115との設計データと撮像データに基づく両多値データを比較して欠陥を検出する比較器114とから構成されている。

ここで、イメージメモリ115は数スキャン分のデータをメモリ可能とされ、比較器114は前記第1実施例の場合と同様に±1ピクセルだけづれを許容して比較するよう形成されている。

そして、撮像データは、スキャン制御ユニット62が送出するタイミング信号を基準としてビームスキャン動作と同期されかつ1クロック周期がピクセルサイズと一致する書込クロックWRTC

によりイメージメモリ115にメモリされるよう形成されている。一方、設計データは多値パターンデータ発生ユニット111で多値化データに変換されるが、これがための感度特性データは、電子光学系30の自動校正（検査作業準備として行う。）の際にマスクパターンエッジにおける感度特性を反射電子検出器39によって測定し、第11図に示すように滑らかに変化するアナログ信号をデジタル信号に変換した多値化波形をCPU50を介し磁気ディスク装置41に記憶しつつ感度特性データメモリ112にストアされるものである。

続いて、比較器114では、両データと比較しCPU50から指定されたスレッシュホールド値を越えたピクセルのみを欠陥と判定する。

従って、この第2実施例の場合には、第1実施例の場合と同様にモード選択によって描画作業と検査作業を能率よく行うことができる。

さらに、比較検査ユニット100がマスクからの撮像データと設計データとを多値化パターンデ

ータとして比較するよう形成されているから、トーン情報を含む両データと比較することになるのでハーフトーン欠陥をも検出できるという優れた効果を奏する。

このことは、同一ピクセルサイズの場合、第1実施例（2値データ方式）に比べ解像能力を一層高めることができることを意味するものである。

（第3実施例）

第3実施例は第2実施例の場合と同様に比較検査ユニット100を前記第1実施例の場合と異なるものとした場合である。

すなわち、第1実施例が2値方式、第2実施例が多値方式のデジタル比較方式であるのに対しアナログ比較方式とした場合である。従って、第1実施例の場合と同一の構成要素については説明を省略するものとする。

第3実施例の比較検査手段としての比較検査ユニット100は、第12図に示されるように多値パターンデータ発生ユニット111から1スキャン分の多値データ（設計データ）をロード可能と

されたシフトレジスタファイル123と、スキャン制御ユニット62からのシフトロックSCに基づいてシフトレジスタファイル123からシリアルアウトされるデータをアナログ信号に変換するD/A変換器124と、このD/A変換器124と校正ユニット90からの撮像データであるアナログ信号とを比較するアナログ減算器125と、レジスタ126、D/A変換器127を介しCPU50から指定されたスレッシュホールド値とアナログ減算器125からの出力信号とを比較する2組の比較器128a、128bと、比較器128a、128bによって比較され、その絶対値がスレッシュホールド値を越えた場合に欠陥と判定して出力するORゲート129と、から構成されている。

従って、この実施例の場合にも第1実施例の場合と同様に描画作業と検査作業とを迅速かつ高精度に行うことができる。

以上の実施例では、装置本体200と制御部300とから電子ビーム描画装置を構成したが、要は設計データ（ソースデータ）に基づき電子ビー

ムをブランキング制御して描画作業できるものであればよいからこれらの構成は実施例に限定されない。例えば、ビット変換ユニット70、偏向制御ユニット80、スキャン制御ユニット62等は機能的、便宜的区分であるからこれらを統合的にハード化してもよい。

また、上記実施例では、試料5上に描画しこれを所定処理して得たマスクを検査するものとしたが、ウェハ上に直接パターンを描画するような場合にもそのウェハ上の描画パターンを検査できるので本発明は適用される。同様に走査型とは試料上に連続的にビーム走査させるものに限定されずベクタースキャン方式、可変整形ビーム方式の如く描画対象部分のみにビーム照射して描画できるような描画装置であっても容易にラスクスキャンに切換えて、検査モードとすることができるので本発明は適用される。

（発明の効果）

本発明は、ブランキング制御して描画できるとともにその設計データおよび構成要素をそのまま

利用して描画されたマスクのパターンを迅速かつ高精度に検査できるという優れた効果を有する。

#### 4. 図面の簡単な説明

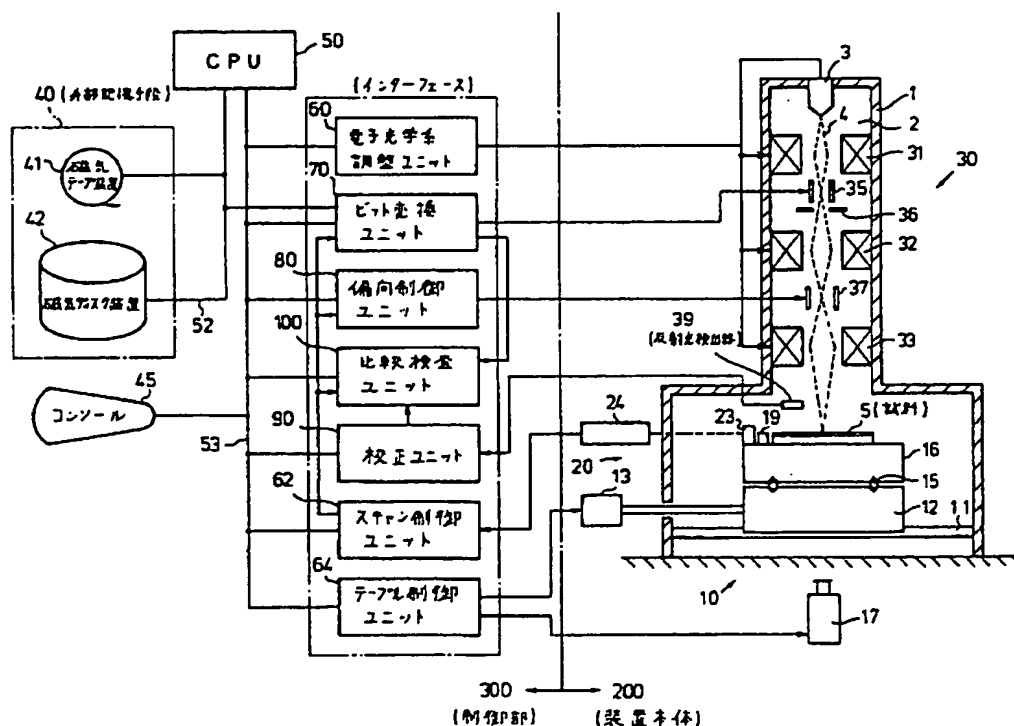
第1図は本発明に係る電子ビーム走査型描画装置の第1実施例を示す全体構成図、第2図は同じくビット変換ユニットの構成回路図、第3図は同じくフォーマット変換の説明図であって、(A)は本装置固有の図形表現形式、(B)は設計データの形式、(C)は中間フォーマットを示す、第4図は同じくビット変換の内容説明図で(A)は本装置固有の図形表現形式を示し、(B)はビットデータを示す、第5図は同じく偏向制御ユニットの構成回路図、第6図は同じくタイミングチャートで(A)はリセット信号で(B)は偏向幅信号である、第7図は同じく撮像パターンデータ発生手段を併る校正ユニットの構成回路図、第8図は同じくスキャン方式の説明図、第9図は同じく比較検査ユニットの構成回路図、第10図は、第2実施例を示す比較検査ユニットの構成回路図、第11図は第2実施例の比較検査ユニットに入力

される感度特性曲線図および第12図は第3実施例を示す比較検査ユニットの構成回路図である。

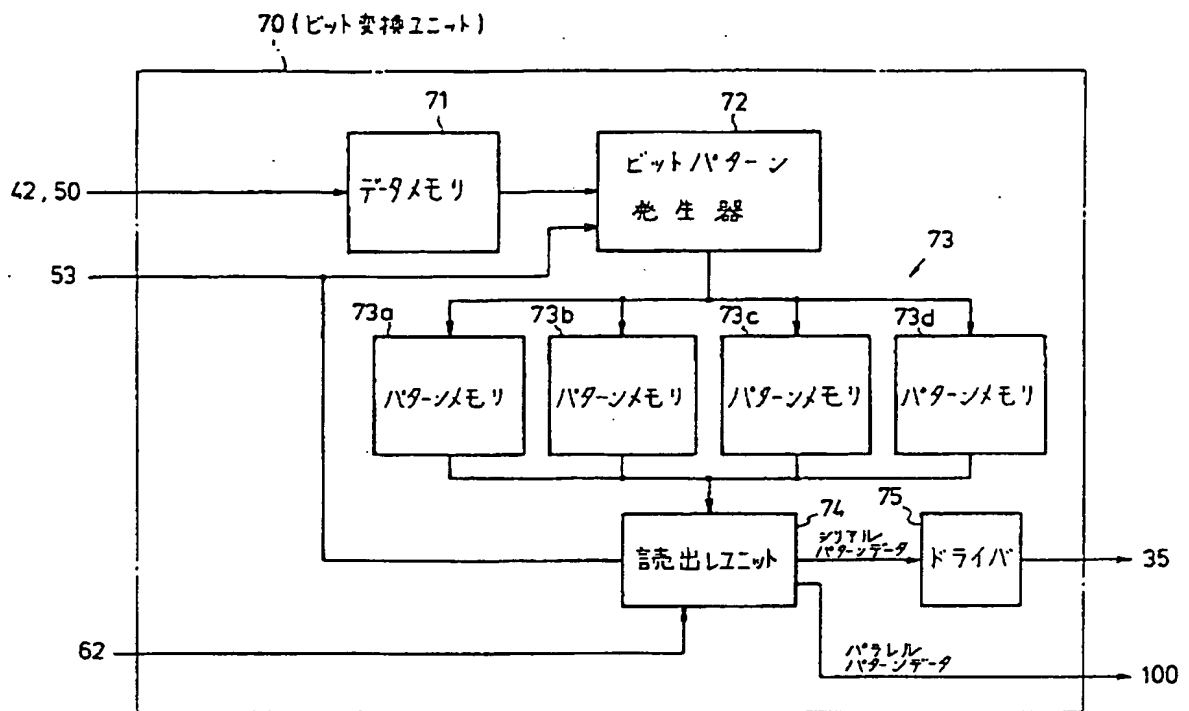
5…試料(マスク)、10…テーブル駆動手段、20…測長システム、30…電子光学系、39…像検出手段を併る反射光検出器、40…外部記憶手段、50…CPU、60…電子光学系調整ユニット、62…スキャン制御ユニット、64…テーブル制御ユニット、70…ビット変換ユニット、80…偏向制御ユニット、90…撮像パターンデータ発生手段を併る校正ユニット、100…比較検査ユニット、103a, b, c…第1記憶手段を形成するラッチ回路、104a, b, c…第1記憶手段を形成するシフトレジスタ、106a, b, c, 107…第2記憶手段を形成するシフトレジスタ、111…多値パターンデータ発生ユニット、114, 128a, b…比較器、115…イメージメモリ、124…D/A変換器、125…アナログ減算器、200…装置本体、300…制御部。

代理人 弁理士 木下 実三

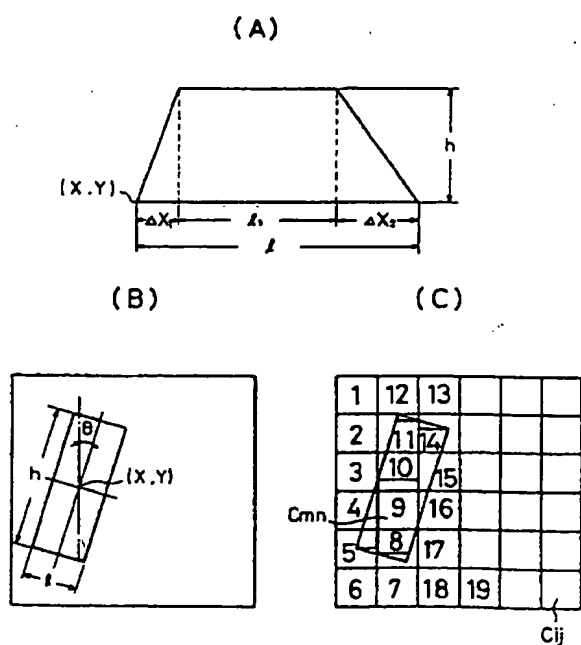
第1図



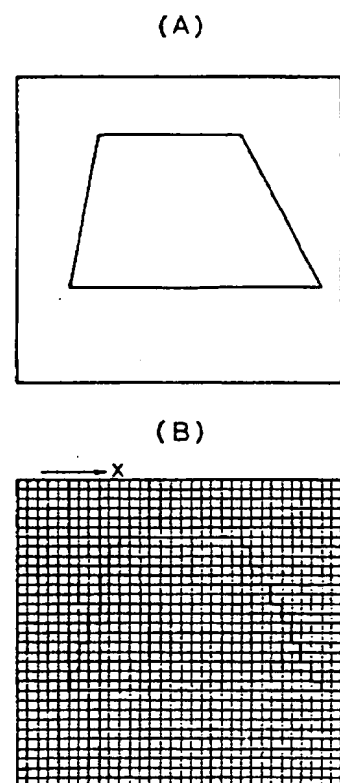
第 2 図



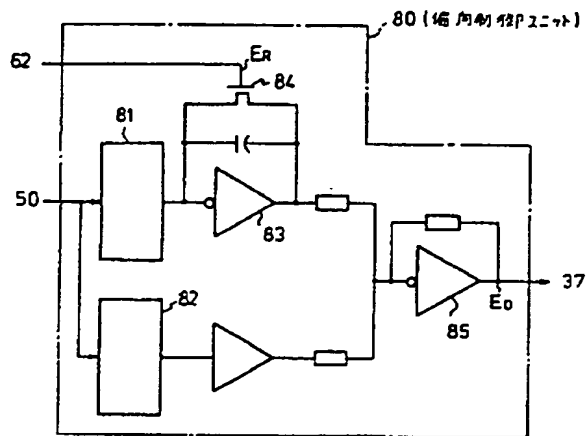
第 3 図



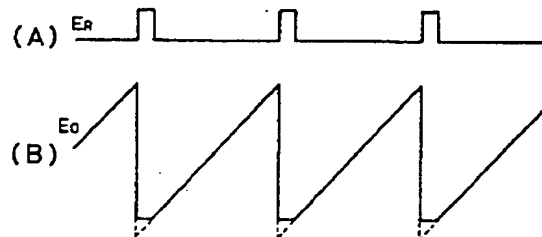
第 4 図



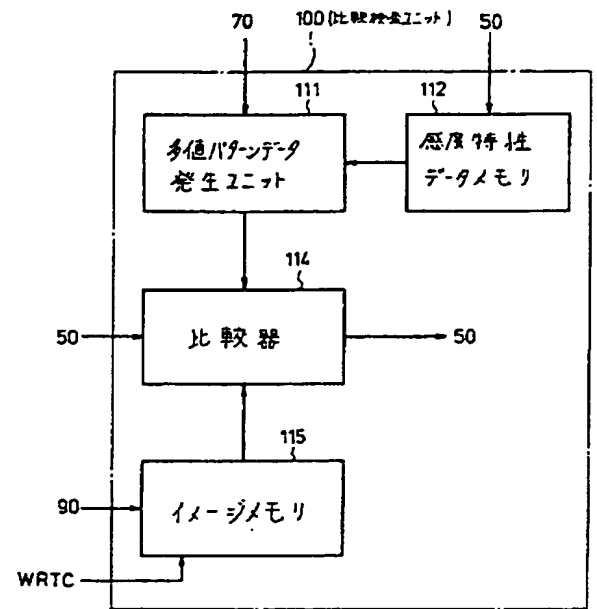
第 5 図



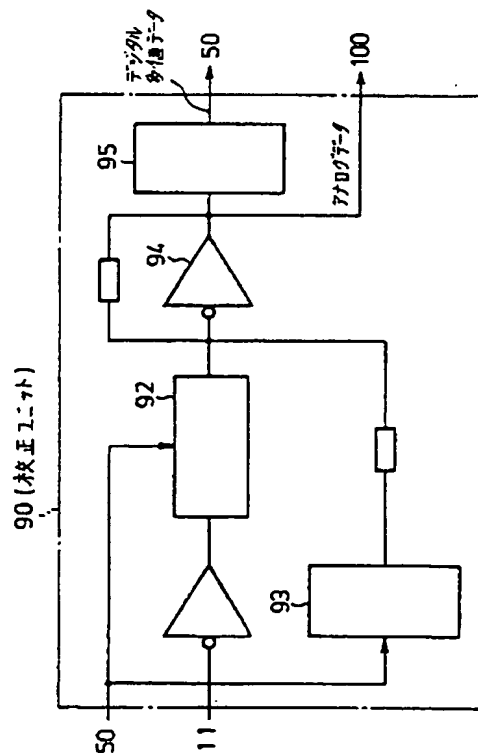
第 6 図



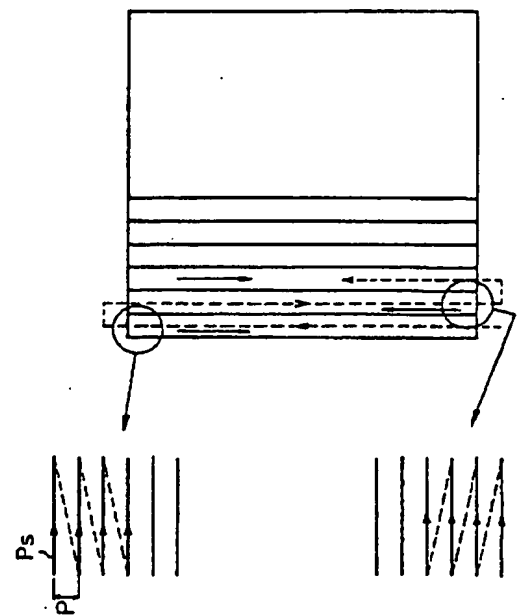
第 10 図

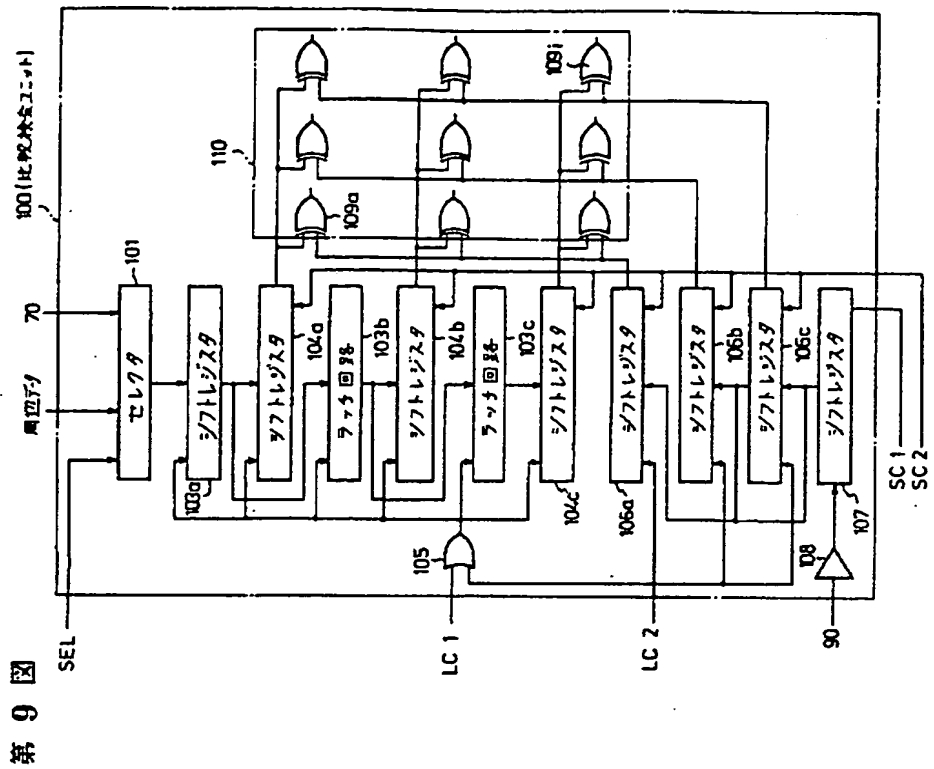


第 7 図

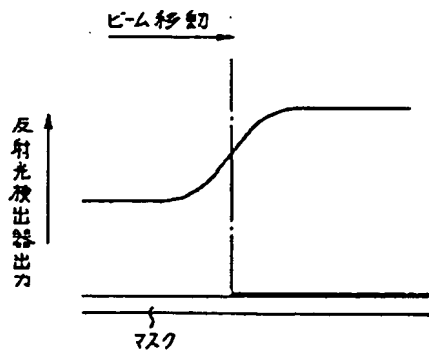


第 8 図





第 11 図



第 12 図

